

ALLEGATO 2 AL VERBALE  
N° 05 M.S./CP DEL 9/3/2018



MINISTERO DELLA DIFESA  
CONCORSO STRAORDINARIO  
PER TITOLI ED ESAMI  
PER IL RECLUTAMENTO DI NR 03  
GUARDIAMARINA IN S.P.E. DEL R.S. DEL CORPO  
DELLE CAPITANERIE DI PORTO  
Decreto interdirigenziale n. 29/1D del 15 dicembre 2017  
(G.U. - 4<sup>a</sup> serie speciale- n. 5 del 16 gennaio 2018)

## PROVA SCRITTA DI CULTURA TECNICO SCIENTIFICA - INFORMATICA

Il candidato, avvalendosi di esempi di propria scelta, illustri:

- gli approcci prescrittivi a spirale e per prototipi al processo di sviluppo del software;
- I class diagram (diagrammi delle classi) del linguaggio UML;
- le principali metriche del software.

*[Handwritten signatures and initials]*

ALLEGATO 3 AL VERBALE  
N. 05RS/CP DEL 9/3/2018



MINISTERO DELLA DIFESA  
CONCORSO STRAORDINARIO  
PER TITOLI ED ESAMI  
PER IL RECLUTAMENTO DI NR 03  
GUARDIAMARINA IN S.P.E. DEL R.S. DEL CORPO  
DELLE CAPITANERIE DI PORTO  
Decreto interdirigenziale n. 29/1D del 15 dicembre 2017  
(G.U. - 4ª serie speciale- n. 5 del 16 gennaio 2018)

## PROVA SCRITTA DI CULTURA TECNICO SCIENTIFICA - ELETTRONICA

### Quesito 1

Il candidato deve:

- Confrontare tra loro le famiglie logiche CMOS, TTL, ECL, NMOS evidenziando vantaggi e svantaggi di ciascuna soluzione rispetto alle altre
- Disegnare lo schema circuitale di una porta logica NOR in tecnologia CMOS stimandone la potenza dissipata nel caso in cui la porta logica sia alimentata a 1.5 V, la sua uscita commuti con una frequenza di 0.8 GHz, e piloti un carico capacitivo di 0.9 pF
- Disegnare lo schema circuitale di una cella di memoria di tipo ROM

### Quesito 2

Il candidato deve:

- Illustrare simbolo, struttura fisica e caratteristiche corrente/tensione di ingresso e di uscita di un transistor MOSFET, confrontandone vantaggi e svantaggi rispetto a transistor BJT e JFET
- Disegnare lo schema di un amplificatore a MOSFET, in configurazione a source comune, completo di rete di polarizzazione mostrando il procedimento necessario a polarizzarlo in zona di saturazione
- Discutere il comportamento del circuito di cui al punto precedente nel caso di piccole variazioni (e a centro banda) e determinare l'espressione algebrica dell'amplificazione del segnale di ingresso

### Quesito 3

Il candidato deve:

- Discutere i problemi connessi alla dissipazione di potenza nei transistor MOS
- Discutere i modelli usati per analizzare da un punto di vista termico i circuiti elettronici e dimensionare eventuali dissipatori
- In particolare nel caso di un circuito con temperatura massima di giunzione pari a 150 °C, resistenza termica giunzione-case di 1.5 °C/W, resistenza termica case-ambiente di 80 °C/W e uso di un dissipatore con resistenza termica di 0.3 °C/W, disegnare l'andamento della massima potenza dissipabile in funzione della temperatura ambiente (da 0 a 150 °C)

*updaten fronte*

*Vol. L...*

*SS*  
*SS*  
*SS*

ALLEGATO 4 AL VERBALE  
N. 05XS/CP DEL 9/3/2018



MINISTERO DELLA DIFESA  
CONCORSO STRAORDINARIO  
PER TITOLI ED ESAMI  
PER IL RECLUTAMENTO DI NR 03  
GUARDIAMARINA IN S.P.E. DEL R.S. DEL CORPO  
DELLE CAPITANERIE DI PORTO  
Decreto interdirigenziale n. 29/1D del 15 dicembre 2017  
(G.U. - 4ª serie speciale- n. 5 del 16 gennaio 2018)

## PROVA SCRITTA DI CULTURA TECNICO SCIENTIFICA - INFORMATICA

Il candidato, avvalendosi di esempi di propria scelta, illustri:

- l'approccio agile eXtreme Programming al processo di sviluppo del software;
- Gli use-case diagram (diagrammi dei casi d'uso) del linguaggio UML;
- le principali tecniche di validazione dinamica (test) del software.

*[Handwritten signature]*

*[Handwritten signature]*

*[Handwritten signature]*

ALLEGATO 5 AL VERBALE  
N.05 n.s. DEL 9/3/2018



MINISTERO DELLA DIFESA  
CONCORSO STRAORDINARIO  
PER TITOLI ED ESAMI  
PER IL RECLUTAMENTO DI NR 03  
GUARDIAMARINA IN S.P.E. DEL R.S. DEL CORPO  
DELLE CAPITANERIE DI PORTO  
Decreto interdirigenziale n. 29/1D del 15 dicembre 2017  
(G.U. - 4<sup>a</sup> serie speciale- n. 5 del 16 gennaio 2018)

## PROVA SCRITTA DI CULTURA TECNICO SCIENTIFICA - INFORMATICA

Il candidato, avvalendosi di esempi di propria scelta, illustri:

- gli approcci prescrittivi waterfall e incrementale;
- le caratteristiche peculiari della progettazione orientata agli oggetti con particolare riferimento ai concetti di ereditarietà, polimorfismo e binding dinamico;
- le principali tecniche di validazione del software.

*Sj*

*fu*

*fu GA*

ALLEGATO 6 AL VERBALE  
N° 05 RS/CP DEL  
9/3/2018



MINISTERO DELLA DIFESA  
CONCORSO STRAORDINARIO  
PER TITOLI ED ESAMI  
PER IL RECLUTAMENTO DI NR 03  
GUARDIAMARINA IN S.P.E. DEL R.S. DEL CORPO  
DELLE CAPITANERIE DI PORTO  
Decreto interdirigenziale n. 29/1D del 15 dicembre 2017  
(G.U. - 4<sup>a</sup> serie speciale- n. 5 del 16 gennaio 2018)

## PROVA SCRITTA DI CULTURA TECNICO SCIENTIFICA - ELETTRONICA

### Quesito 1

Il candidato deve:

- Con riferimento ai principi di funzionamento degli oscillatori, descrivere i criteri di Barkhausen sia in fase di innesco che di mantenimento
- Descrivere le caratteristiche di un amplificatore operazionale (es. impedenze di ingresso e uscita, caratteristica ingresso-uscita, guadagno e risposta in frequenza) in configurazione ad anello aperto, e discutere gli effetti che la retroazione ha sul guadagno e la banda passante
- Disegnare e dimensionare il circuito di un oscillatore a ponte di Wien, completo di circuito per il controllo del guadagno, operante a 1 MHz e che adopera un amplificatore operazionale

### Quesito 2

Il candidato deve:

- Disegnare e dimensionare (frequenza di taglio e tipologia di eventuali filtri, frequenza di campionamento, numero di bit di quantizzazione) lo schema a blocchi di un sistema conversione analogico/digitale (ADC) in grado di digitalizzare con un SQNR (Signal to Quantization Noise Ratio) di almeno 60 dB l'informazione proveniente da 4 tracce audio (ognuna con banda massima di 15 kHz)
- Determinare inoltre il bit-rate generato dal convertitore e la quantità di memoria RAM (in byte) necessaria per registrare 30 minuti delle 4 tracce audio
- Disegnare lo schema circuitale di una cella di memoria RAM statica

### Quesito 3

Il candidato deve:

- Descrivere vantaggi e svantaggi delle porte logiche CMOS rispetto a porte logiche di tipo TTL, ECL, NMOS
- Disegnare lo schema circuitale di una porta logica NAND in tecnologia CMOS stimandone la potenza dissipata nel caso in cui la porta logica sia alimentata a 1.2 V, la sua uscita commuta con una frequenza di 1 GHz, e piloti un carico capacitivo di 1 pF
- Disegnare lo schema circuitale di un circuito bistabile in tecnologia CMOS

S

Ju

Fa GP

ALLEGATO 7 AL VERBALE  
N° 05 X.S/CP DEL  
9/3/2018



MINISTERO DELLA DIFESA  
CONCORSO STRAORDINARIO  
PER TITOLI ED ESAMI  
PER IL RECLUTAMENTO DI NR 03  
GUARDIAMARINA IN S.P.E. DEL R.S. DEL CORPO  
DELLE CAPITANERIE DI PORTO  
Decreto interdirigenziale n. 29/1D del 15 dicembre 2017  
(G.U. - 4ª serie speciale- n. 5 del 16 gennaio 2018)

## PROVA SCRITTA DI CULTURA TECNICO SCIENTIFICA - ELETTRONICA

### Quesito 1

Il candidato deve:

- Descrivere simbolo, caratteristica corrente-tensione, modelli per piccoli e grandi segnali di un diodo (giunzione p-n)
- Descrivere simbolo, caratteristica corrente-tensione, modelli per piccoli e grandi segnali di un transistor ad effetto di campo a giunzione (JFET)
- Disegnare lo schema circuitale e dimensionare un regolatore di tensione a Zener per carico a 5V, considerando una corrente di carico di 1A ed uno zener con corrente minima di 1 mA e massima di 1 A ed una sorgente a 12V con variazioni di  $\pm 1V$

### Quesito 2

Il candidato deve:

- Descrivere simbolo e caratteristiche di un amplificatore operazionale integrato e sue applicazioni, sia ad anello aperto come comparatore, che in retroazione per realizzare amplificatori invertenti o non-invertenti
- Descrivere i principi di funzionamento degli oscillatori sinusoidali sia in fase di innesco che di mantenimento
- Disegnare e dimensionare il circuito di un oscillatore sinusoidale a 5 MHz e che adopera un amplificatore operazionale

### Quesito 3

Il candidato deve:

- Disegnare e dimensionare (frequenza di taglio e tipologia di eventuali filtri, frequenza di campionamento, numero di bit di quantizzazione) lo schema a blocchi di un sistema conversione analogico/digitale (ADC) in grado di digitalizzare con un SQNR (Signal to Quantization Noise Ratio) di almeno 65 dB l'informazione proveniente da 5 tracce voce (ognuna con banda massima di 4 kHz)
- Determinare inoltre il bit-rate generato dal convertitore e la quantità di memoria (in bit) necessaria per registrare 1 ora delle 5 tracce
- Disegnare lo schema circuitale di una cella di memoria RAM dinamica

*S*

*per* *Ed* *GD*